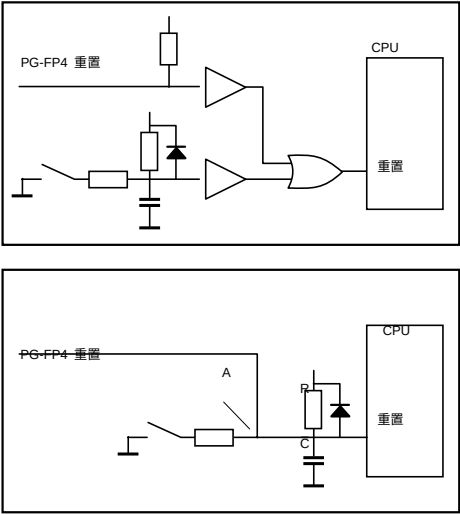
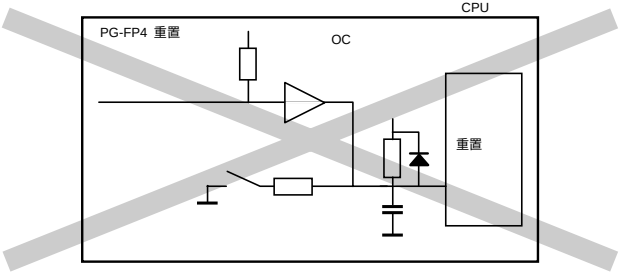


第十章 用户系统设计建议

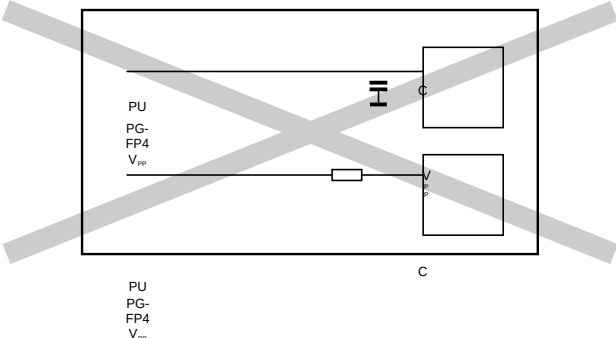
解释用良系统设计建议,以使用PG-FP4来改写微处理器的闪存ROM

Table 10-1: 用户系统设计建议 (1/3)

CPU pin	设计建议
重置	不要把目标系统上的重置信号的讯号源接到PG-FP4的重置讯号 否则会有讯号冲突,遇见此冲突的方法在特别留意此要求尤其在系统外部看门狗时钟时隔离此重置信号源与PG-FP4的讯号源, 在接上PG-FP4后不要发生重置讯号
	把PG-FP4的重置讯号接到某点右此点编程器的重置信号和处理器的重置引脚信号是一样的, Correct connection:  R必需大过或等于1K,C值的选择必需是在器件Vic和Vih不可能超过最大规格 避免下述重置讯号接法: 接到某点，此目标CPU重置的上开时间面,PG-FP4的上开时间慢, 不正确连接: 

第十章 用户系统设计建议

Table 10-1: 用户系统设计建议(3/3)

CPU pin	设计建议
V _{PP}	Keep the wiring between the PG-FP4 connector and the CPU V_{PP} pin as thick and as short as possible. 不可在Vpp线上加入电阻或电容 不正确连接:  PU PG- FP4 V_{pp} C V_{pp}
Others	不使用的引脚参阅用户手册器件,有些器件的某些管脚需不同处理.用户手册器件,关于此管引脚阅 例 不同处理: MODE CKSEL REGOU T REGIN,

[MEMO]