

一、填空题

1. 单片机与普通计算机的不同之处在于其将 CPU、存储器 和 I/O 3 部分集成于一块芯片之上。
2. CPU 主要由 运算器 和 控制器 组成。CPU 中的 布尔处理器 用来处理位操作。
3. MCS-51 系列单片机中, 片内无 ROM 的机型是 8031, 有 4KB ROM 的机型是 8051, 而有 4KB EPROM 的机型是 8751。
4. -32 的补码为 11100000 B, 补码 11011010B 代表的真值为 -38 D。
5. 原码数 BFH= -63 D, 原码数 6EH= 110 D。
6. 100 的补码= 64 H, -100 的补码= 9C H
7. 在 8031 单片机内部, 其 RAM 高端 128 个字节的地址空间称为 特殊功能寄存器或 SFR 区, 但其中仅有 21 个字节有实际意义。
8. 通常单片机上电复位时 PC= 0000 H, SP= 07 H, 通用寄存器则采用第 0 组, 这一组寄存器的地址范围是从 00 H~ 07 H。
9. 若 PSW 为 18H, 则选取的是第 3 组通用寄存器。
10. 8031 单片机复位后 R4 所对应的存储单元地址为 04 H, 因上电时 PSW= 00 H。
11. 若 A 中数据为 63H, 那么 PSW 的最低位 (即奇偶位 P) 为 0。
12. 在微机系统中, CPU 是按照 程序计数器 PC 来确定程序的执行顺序的。
13. 在 8031 单片机中, 使用 P2、P0 口传送 地址 信号, 且使用了 P0 口来传送 数据 信号, 这里采用的是 总线复用 技术。
14. 堆栈遵循 先进后出 (或后进先出) 的数据存储原则, 针对堆栈的两种操作为 PUSH 和 POP。
15. 当 8051 地 RST 端上保持 两 个机器周期以上低电平时, 8051 即发生复位。
16. 使用 8031 单片机时需将 EA 引脚接 低 电平, 因为其片内无 程序 存储器。
17. 8 位机中的补码数 80H 和 7EH 的真值分别为 -128 和 127。
18. 配合实现“程序存储自动执行”的寄存器是 PC, 对其操作的一个特别之处是 每取完一字节指令后 PC 内容会自动加 1。
19. MCS-51 单片机 PC 的长度为 16 位; SP 的长度为 8 位, 数据指针 DPTR 的长度为 16 位。
20. 8051 单片机的 RST 引脚的作用是 对单片机实行复位操作, 其操作方式有 上电自动复位 和 按键手动复位 两种方式。
21. I/O 端口与外部设备之间传送的信息可分为 三 类。
22. 8051 片内有 256B 的 RAM, 可分为四个区, 00H~1FH 为 工作寄存器 区; 20H~2FH 为 位寻址 区; 30H~7FH 为 堆栈、数据缓冲 区; 80H~FFH 为 特殊功能寄存器 区。
23. MCS-51 单片机系列有 5 中断源。上电复位时, 同级中断源的优先级从高至低为 外部中断源 0、定时器 0、外部中断 1、定时器 1 和 串行口, 若 IP=00010100B, 则优先级最高者为 外部中断 1、最低者为 定时器 1。
24. 存储器的主要功能是存储 指令 和 数据。
25. 若你正在编辑某个文件, 突然断电, 则计算机中 RAM 类型存储器中的信息全部丢失, 且通电后也不能自动恢复。
26. 8051 在物理结构上只有四存储空间, 它们分别是 片内程序存储器、片外程序存储器、片内数据存储器、片外数据存储器; 但在逻辑结构上只有三个存储空间, 它们分别是 片内

- 外统一编址的 64KB 程序存储器、片内 256B 的数据存储器 和 片外 64KB 的数据存储器。
27. I/O 端口作为通用输入输出时, 在该端口引脚输入数据时, 应先向端口锁存器进行 写“1” 操作。
28. 8051 单片机其内部有 21 个特殊功能寄存器, 其中 11 个可以位寻址。
29. 在一般情况下实现片选的方法有两种, 分别是 线选法 和 译码法。
30. 起止范围是 0000H~3FFFH 的存储器的容量是 16 KB。
31. 11 根地址线可选 2048 (或 2KB 或 2¹¹) 个存储单元, 16KB 存储单元需要 14 根地址线。
32. MCS-51 机中扩展 I/O 口占用片外 数据 存储器地址空间。
33. MCS-51 单片机访问片外存储器时利用通信 ALE 信号锁存来自 P0 口的低八位地址信号。
34. 半导体存储器的最重要的两个指标是 存储容量 和 存取速度。
35. 32KB ROM 的首地址若为 2000H, 则末地址是 9FFFH。
36. MOV A, #30H 是 立即 寻址方式。MOVX A, @DPTR 是 寄存器间接 寻址方式。(注: 指原操作数的寻址方式)
37. 通过堆栈操作实现子程序调用, 首先就要把 PC 的内容入栈, 以进行断点保护。
38. 在基址加变址寻址方式中, 以 A 作变址寄存器, 以 PC 或 DPTR 作基址寄存器。
39. 假定累加器 A 中的内容为 30H, 执行指令:
1000H: MOVC A, @A+PC
后, 把程序存储器 1031H 单元的内容送入累加器 A 中。
40. 访问 8031 片外数据存储器采用的是 寄存器间址 的寻址方式。
41. 指令格式由 操作码 和 操作数 两部分组成。
42. 寻址方式分为对 指令 的寻址和对 数据 的寻址两大类。
43. 一个完整的中断过程可分为 中断请求、中断响应、中断处理 和 中断返回 四部分。
44. 中断请求信号有 电平 触发和 边沿 触发两种触发方式。
45. MCS-51 单片机 8031 中有 2 个 16 位的定时器/计数器, 可以被设定的工作方式有 4 种。
46. 若系统晶振频率为 12MHz, 则 T0 工作于方式 0 时的最大定时时间是 8.192ms, 工作于方式 2 时的最大计数脉冲个数是 256 个。
47. 欲对 300 个外部事件计数, 可以选用定时/计数器 T1 的模式 0 或模式 1。
48. 若系统晶振频率为 6MHz, 则时钟周期为 0.167us, 机器周期为 2us, 最短和最长指令周期分别为 2us 和 8us。
49. 若单片机的晶振频率 fosc=8MHz, 则执行一条 MUL AB 指令所需时间为 6us。
50. RS-232C 采用单端驱动, 易受 干扰 影响, 一般传输距离在 几十米 以内。
51. 三态缓冲寄存器的“三态”是指 低电平 态、高电平 态和 高阻 态。
52. 74LS138 是具有 3 个输入的译码器芯片, 其输出作为片选信号时, 最多可以选中 8 块芯片。
53. 74LS273 通常用来作为简单 输出 接口扩展; 而 74LS244 则常用来作简单 输入 接口扩展。
54. 计算机对输入/输出设备的控制方式主要有三种。其中, A 方式硬件设计最简单, 但要占用不少 CPU 的运行时间; B 方式的硬件线路最复杂, 但可大大提高数据传送效率; 而 C 则介于上述两者之间。
①先进先出 ②后进先出 ③直接存储器访问 ④程序查询
⑤高速缓存 ⑥系统总线 ⑦程序中断 ⑧逐行扫描
请选择并填写答案: A= ④, B= ③, C= ⑦
55. 若 LED 为共阳极接法 (即负逻辑控制), 则提示符 P 的七段代码值应当为 0C 或 8C H。
56. 欲增加 8KB*8 位的 RAM 区, 请问选用 Intel2114 (1KB*4 位) 需购 16 片; 若改用 Intel6116 (2KB*8 位) 需购 4 片; 若改用 Intel6264 (8KB*8 位) 需购 1 片。
57. 已知 RAM 芯片 6116 (2KB*8 位) 有 24 条外引脚, 请问应分配 11 个引脚给地址线, 分配

8 个引脚给数据线, 再分配两个引脚给电源和地线外, 剩余的 3 个引脚应该分配给 读写控制和片选信号线。

58. LED 显示器的显示控制方式有 静态 显示和 动态 显示两大类。

59. LED 显示器根据二极管的连接方式可以分为 (共阴极) 和 (共阳极) 两大类。

60. CPU 与内存或 I/O 接口相连的系统总线通常由 数据总线 (DB)、地址总线 (AB)、控制总线 (CB) 等三种信号线组成。

二、单选题

1. 电子计算机技术在半个世纪中虽有很大的进步, 但至今其运行仍遵循着一位科学家提出的基本原理。这位科学家是: (D)

(A) 牛顿 (B) 因斯坦 (C) 爱迪生 (D) 冯·诺伊曼

2. 用晶体管作为电子器件制成的计算机属于: (B)

(A) 第一代 (B) 第二代 (C) 第三代 (D) 第四代

3. 通常所说的主机是指: (C)

(A) 运算器和控制器 (B) CPU 和磁盘存储器
(C) CPU 和主存 (D) 硬件和软件

4. (计算机能直接识别的语言是: (C)

(A) 汇编语言 (B) 自然语言 (C) 机器语言 (D) 高级语言

5. 在 CPU 中, 控制器的功能是: (C)

(A) 进行逻辑运算 (B) 进行算术运算
(C) 分析指令并发出相应的控制信号 (D) 只控制 CPU 的工作

6. PC 是: (C)

(A) 一根硬件信号线
(B) 一个可由用户直接读写的 8 位 PAM 寄存器
(C) 一个能自动加 1 的 16 位的计数器
(D) 一个能自动加 1 计数的 ROM 存储单元

7. CPU 主要的组成部部分为 (A)

(A) 运算器、控制器 (B) 加法器、寄存器 (C) 运算器、寄存器 (D) 运算器、指令译码器

8. 在单片机中, 通常将一些中间计算结果放在 (A) 中

(A) 累加器 (B) 控制器 (C) 程序存储器 (D) 数据存储器

9. PC 的值是 (C)

(A) 当前正在执行指令的前一条指令的地址 (B) 当前正在执行指令的地址
(C) 当前正在执行指令的下一条指令的地址 (D) 控制器中指令寄存器的地址

10. CPU 寻址外设端口地址的方法有两种, 一种是统一编址, 还有一种是 (C)。

(A) 混合编址 (B) 动态编址 (C) 独立编址 (D) 变址编址

11. 在 CPU 内部, 反映程序运行状态或反映运算结果的一些特征的寄存器是: (B)

(A) PC (B) PSW (C) A (D) SP

12. MCS-51 的并行 I/O 信息有两种读取方法, 一种是读引脚, 还有一种是 (A)

(A) 读锁存 (B) 读数据 (C) 读累加器 A (D) 读 CPU

13. 区分片外程序存储器和数据存储器的最可靠方法是 (D)。

(A) 看其芯片型号是 RAM 还是 ROM
(B) 看其位于地址范围的低端还是商端
(C) 看其离 MCS-51 芯片的远近
(D) 看其是被 RD 信号连接还是被 PSEN 信号连接

14. 已知 PSW=10H, 通用寄存器 R0~R7 的地址分别为 (C)。
(A) 00H~07H; (B) 08H~0FH; (C) 10H~17H; (D) 18H~1FH A R7;
15. 关于 MCS-51 单片机堆栈操作, 下列描述错误的是 (B)。
(A) 遵循先进后出, 后进先出的原则 (B) 出栈时栈顶地址自动加 1
(C) 调用子程序及子程序返回与堆栈有关 (D) 堆栈指针是一个特殊功能寄存器
16. MCS-51 的并行 I/O 口读-改-写操作, 是针对该口的(D)
(A)引脚 (B)片选信号 (C)地址线 (D)内部锁存器
17. MCS-51 单片机复位操作的主要功能是把 PC 初始化为(C)。
(A) 0100H (B) 2080H (C) 0000H (D) 8000H
18. 当外部中断请求的信号方式为脉冲方式时, 要求中断请求信号的高电平状态和低电平状态都应至少维持(B)。
(A) 1 个机器周期 (B) 2 个机器周期
(C) 4 个机器周期 (D) 10 个晶振周期
19. 8051 与 8751 的区别是 (C)
(A) 内部数据存储单元数目不同 (B) 内部数据存储器的类型不同
(C) 内部程序存储器的类型不同 (D) 内部的寄存器的数目不同
20. 访问片外数据存储器时, 不起作用的信号是 (C)
(A) \overline{RD} (B) \overline{WR} (C) \overline{PSEN} (D) ALE
21. 下列四条叙述中, 有错误的一条是 (A)
(A) 16 根地址线的寻址空间可达 1MB
(B) 内存器的存储单元是按字节编址的
(C) CPU 中用于存放地址的寄存器称为地址寄存器
(D) 地址总线上传送到只能是地址信息
22. 14 根地址线的寻址范围可达 (B)
(A) 8KB (B) 16KB (C) 32KB (D) 64KB
23. CPU 寻址外设端口地址的方法有两种, 一种是统一编址, 还有一种是(C)。
(A) 混合编址 (B) 动态编址 (C) 独立编址 (D) 变址编址
24. MSC-51 系列单片机外扩存储器芯片时, 4 个 I/O 口中用作数据总线的是 (B)。
(A) P0 口和 P2 口 (B) P0 口 (C) P2 口和 P3 口 (D) P2 口
25. 要用传送指令访问 MCS-51 片外 RAM, 它的指令操作码助记符应是 (B)
(A) MOV (B) MOVX (C) MOVC (D) 以上都是
26. 指令 ALMP 的跳转范围是 (C)
(A) 256B (B) 1KB (C) 2KB (D) 64KB
27. 下列可用作片内 RAM 间接寻址的寄存器是 (D)。
(A) RAM (B) ROM (C) 磁盘 (D) 磁带
28. 以下指令中, 属于单纯读引脚的指令是(C)
(A)MOV P1,A (B)ORL P1,#0FH (C)MOV C,P1.5 (D)DJNZ P1,short-lable
29. 指出以下指令中的错误指令 (A)。
(A)MOVC @R1, A (B) MOV 20H, #01H (C) ORL A, R5 (D) POP 30H
30. 下列程序段中使用了位操作指令的有 (B)。
(A)MOV DPTR, #1000H (B) MOV C,45H
MOVX A, @DPTR CPL ACC.7
(C) MOV A, 45H (D) MOV R0, 23H

XCHA, 27H

MOV A, @R0

31. MCS-51 汇编语言源程序设计中, 下列符号中不能用作标号的有 (B)。
- (A) LOOP (B) MOV (C) LD1 (D) ADDR
32. MCS-51 单片机在同一优先级的中断源同时申请中断时, CPU 首先响应(A)。
- (A) 外部中断 0 (B) 外部中断 1
(C) 定时器 0 中断 (D) 定时器 1 中断
33. 要使 MCS-51 能够响应定时器 T1 中断, 串行接口中断, 它的中断允许寄存器 IE 的内容应是 (A)
- (A) 98H (B) 84H (C) 42H (D) 22H
34. 定时器 T1 固定对应的中断入口地址为(D)
- (A)0003H (B)000BH (C)0013H (D)001BH
35. 各中断源发出的中断请求信号, 都会标记在 MCS-51 系统中的(B)
- (A)TMOD (B)TCON/SCON (C)IE (D)IP
36. MCS-51 单片机可分为两个优先级别。各中断源的优先级别设定是利用寄存器(B)
- (A)IE (B)IP (C)TCON (D)SCON
37. (D)不属于微型机引入中断技术后的好处
- (A)分时操作 (B)实时操作 (C)故障处理 (D)高速传送数据
38. (C)并非单片机系统响应中断的必要条件。
- (A) TCON 或 SCON 寄存器内的有关中断标志位为 1
(B) IE 中断允许寄存器内的有关允许位置为 1
(C) IP 中断优先级寄存器内的有关位置为 1
(D) 当前一条指令执行完
39. 利用 8155 产生连续方波, 其计数输出方式为(B)。
- (A)方式 0 (B)方式 1 (C)方式 2 (D)方式 3
40. 在 80C51 应用系统中, 要求既扩展并口又扩展 RAM 时, 应优先采用 (A)。
- (A)8155 (B)8255 (C)8279 (D)8253
41. DAC0832 可以实现两路模拟信号的同步输出, 这是利用了该芯片的(D) 特性。
- (A)单极性 (B)双极性 (C)单缓冲 (D)双缓冲

三、判断说明题 (注意其逆命题)

1. 在微机性能指标中, CPU 的主频越高, 其运算速度越快。√
2. 微型计算机与一般计算机的主要区别是体积小、重量轻、耗电少、价格便宜。×
3. 在 MCS-51 系统中, 一个机器周期等于 1μS。×
4. PC 可以看做是指令存储区的地址指针。√
5. SP 内装的是栈顶首址的内容。×
6. 指令周期是执行一条指令的时间。×
7. 所有计算机系统的堆栈都是向地址高端逐渐生长的, 即均为“向上生成”堆栈。×
8. 输入/输出设备必须通过 I/O 接口才能接到系统总路线上和主机进行信息交换。√
9. MCS-51 中的 P0 口可以分时复用为数据口和地址输出口。√
10. 当 P2 口的某些位用作地址线后, 其它位不可以用作 I/O 口线使用。√
11. 为使准双向的 I/O 口工作在输入方式, 必须保证它被预置为“1”。√
12. 若外设控制器中的寄存器和主存单元统一用主存地址编址, 那么在计算机的指令系统中可以不设专门的 I/O 指令。√

13. 通常每个外设设备都有一个端口寄存器与主机交换信息, 因此, 主机只能用唯一地址来访问一个外部设备。×
14. 8031 单片机的有效复位电平是低电平。×
15. 锁存器、三态缓冲寄存器等简单芯片中没有命令寄存和状态寄存等功能。√
16. EPROM 中存放的信息在计算机执行程序时只读, 且断电后仍能保持原有的信息。√
17. 8031 的 CPU 是由 RAM 和 EPROM 所组成。×
18. 内部 RAM 的位寻址区, 只能供位寻址使用, 而不能供字节寻址使用。×
19. MCS-51 系列单片机的内部特殊功能寄存器的数量是相同的。×
20. 在 8155 芯片中, 决定端口和 RAM 的单元编址的信号线是 AD7~AD0 和 \overline{WR} 信号。×
21. 掩膜 ROM 的特点是既能写入又能读出。×
22. 如果指令系统中不给用户提供 PUSH、POP 指令的话, 则设立堆栈毫无意义。×
23. 在 MCS-51 系统中, PUSH、POP 动作每次仅处理一个字节。√
24. 已知 8051 单片机的振荡频率为 12MHz, 则执行 MUL AB 指令所用的时间为 2us。×
25. RLC R0 是非法指令。√
26. 立即寻址方式是被操作的数据本身在指令中, 而不是它的地址在指令中。√
27. MOVC 是用来访问外部数据存储器的指令助记符。×
28. 在一个完整的程序中伪指令 END 是可有可无的。×
29. 调用子程序及返回与堆栈有关。×
30. RET 和 RETI 两条指令不可以互换使用。√
31. 低优先级的中断请求不能中断高优先级的中断请求, 但是高优先级中断请求能中断低优先级中断请求。√
32. 各中断源发出的中断请求信号, 都会标记在 MCS-51 系统的 IP 寄存器中。×
33. 当 $IT_x=1$ 时表示允许外部中断。×
34. 8155 中的定时/计数器是 14 位的加 1 计数器。×
35. 定时/计数器可由 TMOD 设定四种工作方式。√
36. 由于 8155 不具有地址锁存功能, 因此在与 8031 的接口电路中必须加地址锁存器。×

四、简答题

1. 带符号的数在计算机中有哪些表示方法? 特点如何?

答: 带符号的数在计算机中可以用原码、反码和补码表示。采用原码和反码表示时, 符号位不能同数值一道参加运算。补码表示可以将减法运算转换为加法运算, 同时数值连同符号位可以一起参加运算, 这非常有利于计算机的实现。

2. 单片机与其它常见微机(如 PC 机)有什么不同? 它有什么独特优点?

答: (1) 主要有三点不同: 一是 CPU、存储器和 I/O 接口这几部分集成在一片芯片上; 二是存储器设计采用了哈佛结构, 将程序存储器和数据存储器在物理上分开; 三是供位处理和位控制的资源丰富、I/O 接口完善。

(2) 优点: 1) 集成度高、价格低廉、性能/价格比高; 2) 程序存储器和数据存储器在物理上分开, 可使程序不受干扰, 抗干扰能力强; 3) 布尔处理能力强, 适于工业控制。

3. 堆栈区与一般的数据存储区有何异同? 其重要作用是什么?

答: 堆栈区与一般存储区相同之处是: 它们都属于存储器的一部分, 都能存放数据。

其主要不同之处是对数据的存取规则有异: 一般存储区使用随机读/写规则, 而堆栈使用先进后出(或后进先出)规则。堆栈采用这种特殊规则后, 可以圆满完成子程序调用或中断调用, 多级子程序嵌套等功能。

当然,堆栈区内的存储单元也可以使用随机读/写指令,但在这种情况下已经不把该单元当做堆栈看待了。

4. 简述 80C51 单片机四个端口的带负载能力。

答: P0 口的每一位口线可以驱动 8 个 LSTTL 负载。在作为通用 I/O 口时,由于输出驱动电路是开漏方式,由集电极开路(OC 门)电路或漏极开路电路驱动时需外接上拉电阻;当作为地址/数据总线使用时,口线输出不是开漏的,无须外接上拉电阻。P1、P2、P3 口的每一位能驱动 4 个 LSTTL 负载。它们的输出驱动电路设有内部上拉电阻,所以可以方便地由集电极开路(OC 门)电路或漏极开路电路所驱动,而无须外接上拉电阻。

5. MCS-51 引线中有多少 I/O 引线?它们和单片机对外的地址总线 and 数据总线有什么关系?简述 8031 单片机中 P0、P1、P2、P3 口的主要作用。

答:共有 32 根 I/O 引线,其中部分引线在单片机有外扩对象时,将代替地址总线 and 数据总线的功能。这 32 根 I/O 引线均匀分布于 P0、P1、P2 和 P3 口若没有单片机外扩要求,则 4 个并行口都时纯粹的 I/O 口;但是,当单片机有外扩任务时,则 P0 口将作为 8 位数据总线,P2 和 P0 口将作为 16 位地址总线,P3 口的一部分将作为读/写等控制总线信号,此时只有 P1 口保留作为单纯的 I/O 口。

6. 简述 80C51 程序存储器的配置。

答:80C51 内部有 4KB 的掩膜 ROM;87C51 内部有 4KB 的 EPROM;而 80C31 内部没有程序存储器,80C51 的 \overline{EA} 引脚为访问内部或外部程序存储器的选择端。接高电平时,CPU 将首先访问内部存储器,当指令地址超过 0FFFH 时,自动转向片外 ROM 去取指令;接低电平时(接地),CPU 只能访问外部程序存储器(对于 80C31 单片机,由于其内部无程序存储器,只能采用这种接法)。外部程序存储器的地址从 0000H 开始编址。程序存储器低端的一些地址被固定地用作特定的入口地址。

7. 什么是计算机的指令?什么是指令系统?什么是寻址方式?

答:(1) 计算机的指令是规定计算机进行某种操作的命令。
(2) 一台计算机所有指令的集合称为该机器的指令系统。
(3) 寻址方式就是寻找指令中操作数或操作数所在地址。

8. MCS-51 系列单片机有哪 7 种寻址方式?各有什么特点?

答:(1) MCS-51 的 7 种寻址方式分别是:直接寻址、寄存器寻址、寄存器间接寻址、立即寻址、变址寻址、相对寻址和位寻址。

(2) 直接寻址方式中,指令的操作数部分是操作数所在的地址,其寻址空间是内部 RAM 的低 128B 及特殊功能寄存器;寄存器寻址方式中,被寻址的寄存器的内容即是操作数,其寻址空间为 R0~R7、A、B、Cy、DPTR;寄存器间接寻址方式是把指定寄存器的内容作为地址,由该地址所指定的存储单元内容作为操作数,其前用“@”标示,其寻址空间为内容 RAM 的低 128B 和外部 RAM;立即寻址是在该指令操作码后紧跟一字节或两字节操作数,操作数前用“#”标示,其寻址空间是 ROM;变址寻址的操作数所在地址由基地址加上地址偏移量形成,其寻址空间是 ROM;相对寻址级出现在相对转移指令中,其寻址空间是 ROM 的 256B 范围;位寻址是将 8 位二进制的某一位作为操作数,指令中给出的是位地址,寻址空间是内部 RAM 的 20H~2FH 单元位地址及可以进行位寻址的 SFR。

9. MCS-51 系列中断系统包括几个中断源和几个中断优先级,写出所有的中断源的符号、名称及其入口地址。

答: MCS-51 系列中断系统包括 5 个中断源 2 个中断优先级:

| 中断源符号 | 中断源名称 | 入口地址 |
|-------|-------|------|
|-------|-------|------|

| | | |
|--------------------------|-------------|-------|
| $\overline{\text{INT0}}$ | 外部中断 0 | 0003H |
| T0 | T0 溢出中断 | 000BH |
| $\overline{\text{INT1}}$ | 外部中断 1 | 0013H |
| T1 | T1 溢出中断 | 001BH |
| TX/RX | 串行口 (接收/发送) | 0023H |

10. MCS-51 系列单片机中用于中断允许和中断优先级控制的寄存器分别是什么? 写出中断允许控制寄存器的各控制位的符号及含义。

答: MCS-51 系列单片机用于中断允许和中断优先级控制的寄存器分别是 IE 和 IP;

| | | | | | | | | |
|----------|-----|-----|-----|-----|-----|-----|-----|-----|
| | AFH | AEH | ADH | ACH | ABH | AAH | A9H | A8H |
| IE (A8H) | EA | | ES | ET1 | EX1 | ET0 | EX0 | |

EA——中断允许控制位; ES——串行口中断允许控制位; ET1 定时器/计数器 T1 的溢出中断允许位; EX1——外部中断 1 中断允许位; ET0——定时器/计数器 T0 溢出中断允许位; EX0——外部中断 0 中断允许位; 当相应的位为“1”时允许中断, 为“0”时禁止中断。

11. I/O 寻址方式有哪几种, 各有什么优缺点? MCS-51 系列单片机采用哪种寻址方式? Intel 8086/8088 采用哪种寻址方式?

答: (1) I/O 寻址方式有两种, 分别是标准的 I/O 寻址方式 (独立编址)、存储器映射 I/O 寻址方式 (统一编址);

(2) 前者的优点是: 处理速度较快, I/O 端口地址不占用存储空间, 各自都有完整的地址空间, 而且访问存储器与访问 I/O 设备指令有别, 程序清晰, 其缺点是制造 CPU 时必须单独集成专门 I/O 指令所需要的那部分逻辑电路;

后者的优点是: 程序设计灵活性好, I/O 端口地址安排灵活, 并且 I/O 端口数目不受限制, CPU 无需专用的 I/O 指令和接口信号, 处理能力强, 其缺点是减少了存储空间, 执行指令时间较长, 在程序中较难区分是存储器操作还是 I/O 操作, 硬件设计中所用的译码电路复杂。

(3) MCS-51 系列单片机采用存储器映射 I/O 寻址方式; Intel8086/8088 采用标准的 I/O 寻址方式。

五、程序分析题 (请根据各题具体要求填写答案)。

1. 设 A=83H, R0=17H, (17H)=34H; 写出下列程序中每条指令执行后的结果:

ANL A, #17H; (A) = 03H

ORL 17H, A ; (17H) = 37H

XRL A, @R0; (A) = 34H

CPL A ; (A) = 0CBH

2. 以下程序执行后, (40H) = 5EH, (41H) = 69H。

CLR C

MOV A, #56H

SUBB A, #0F8H

MOV 40H, A

MOV A, #78H

SUBB A, #0EH

MOV 41H, A

3. 设内部 RAM 中 59H 单元的内容为 50H, 写出当执行下列程序段后寄存器 A= 25H, R0=

8

50H ,

50H=00H , 51H=25H。

MOV A, 50H; (A) =50H

MOV R0, A ; (R0) =50H

MOV A, #00H; (A) =00H

MOV @R0, A; (50H) =00H

MOV A, #25H; (A) =25H

MOV 51H, A; (51H) =25H

MOV 52H, #70H; (52H) =70H

4. 设堆栈指针 SP 中的内容为 60H, 内部 RAM 中 30H 和 31H 单元的内容分别为 24H 和 10H, 执行下列程序段后, 61H=24H , 62H=10H , 30H=00H, 31H=0FFH, DPTR=2410H 及 SP=60H。

PUSH 30H; (SP) =61H, (61H) =24H

PUSH 31H; (SP) =62H, (62H) =10H

POP DPL; (DPL) =10H, (SP) =61H

POP DPH; (DPH) =24H, (SP) =60H

MOV 30H, #00H; (30H) =00H

MOV 31H, #0FFH; (31H) =FFH

5. 设 A=40H, R1=23H, (40) =05H。执行下列两条指令后, 累加器 A 和 R1 以及内部 RAM 中 40H 单元的内容各为何值?

XCH A, R1; (A) =23H, (R1) =40H

XCHD A, @R1; (A) =25H, (40H) =03H

6. 程序执行前有(40H)=88H, 问:

①程序执行后(40H)=F8H

②归纳出该程序完成的是何种功能。答: 对片内 RAM 的 40H 单元中的内容求补码。

MOV A, 40H

JNB ACC.7, GO

CPL A

INC A

MOV 40H, A

GO:RET

7. 阅读程序并回答问题。设: R0=20H,R1=25H,(20H)=80H,(21H)=90H,(22H)=A0H,(25H)=A0H, (26H)=6FH,(27H)=75H,程序如下:

CLR C

MOV R2, #3

LOOP:MOV A, @R0; 第一次循环完成 20H 单元中的内容 80H 与 25H 单元中的内容 A0H 相加, 结果送入 20H

ADDC A, @R1; 单元中, 即 (20H) =20H, (Cy) =1

MOV @R0, A

INC R0

INC R1

DJNZ R2, LOOP

JNC NEXT

MOV @R0, A

```

    SJMP $
NEXT:DEC R0
    SJMP $

```

程序执行后:

(20H)=20H, (21H)=00H, (22H)=16H, (23H)=16H,
Cy=1, A=15H, R0=23H, R1=28H

8. 请填写程序执行结果。已知执行前有 A=02H,SP=40H,(41H)=FFH,(42H)=FFH,程序如下:

```

POP DPH
POP DPL
MOV DPTR, #3000H
RL A
MOV B, A
MOVC A, @A+DPTR
PUSH ACC
MOV A, B
INC A
MOVC A, @A+DPTR
PUSH ACC
RET
ORG 3000H
DB 10H, 80H, 30H, 80H, 50H, 80H

```

程序执行后: A=____H, SP=____H, (41H)=____H, (42H)=____H, PC=____H

9. 假定, SP=60H, A=30H, B=70H, 执行下列指令:

```

PUSH A
PUSH B

```

后, (SP)____, (61H)=____, (62H)=____。

11. (第三章) 如果 DPTR=507BH, SP=32H, (30H)=50H, (31H)=5FH, (32H)=3CH, 则执行下列指令后:

```

POP DPH
POP DPL
POP SP

```

则: DPH=____, DPL=____, SP=____。

12. 执行下列指令后, (A)=? (R0)=? (C)=?

```

CLR A
MOV R0, #03H
LOOP: ADD A, R0
      DJNZ R0, LOOP
      SJMP $

```

13. 分析下列程序执行的结果和 A 与 C 的内容, 如果取消 DA A 指令, A 和 C 为何值?

```

CLR C
MOV 20H, #99H

```

```
MOV    A, 20H
ADD    A, #01H
DA     A
MOV    20H, A
SJMP   $
```

14.试述下列程序执行结果,并逐条加以注释

```
(1) MOV    A, #10H
    MOV    P2, #30H
    MOV    R0, #50H
    JB     P1.0, LP1
    MOVX   @R0, A
    SJMP   LP2
```

```
LP1: MOV    @R0, A
```

```
LP2: SJMP   $
```

```
(2) MOV    R0, #14H
    MOV    DPTR, #1000H
CL:  CLR    A
    MOVX   @DPTR, A
    INC    DPTR
    DJNZ   R0, CL
    SJMP   $
```

15.阅读下列程序并回答问题

```
ORG 0000H
MOV R0, #32H
MOV R2, #00H
LOOP: MOV A, @R0
      CJNE A, #00H, DON
      INC R2
DON:  INC R0
      DJNZ 31H, LOOP
      MOV 30H, R2
      SJMP $
      END
```

(1) 说明该程序的功能。

(2) 31H中存放的是_____ , R2是用来存放_____的计数器。

(3) 执行程序后 31H 中的值为_____。

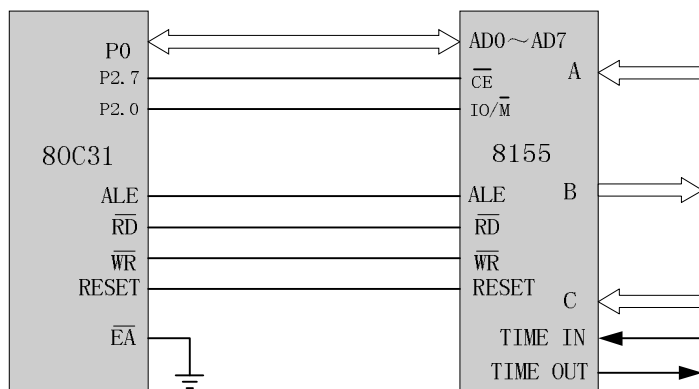
六、程序设计题 (按下面要求编写相应的程序)

1. 数据块传送: 试编程将片内 40H~60H 单元中的内容传送到以 2100H 为起始地址的存储区。
2. 工作单元清零: 将内部 50H 开始的连续 30 个单元的内容清零。
3. 设一字符串存放在内部 RAM 以 20H 为首址的连续单元中, 字符串以回车符 CR ('CR'=0DH) 作为结束标志。标示统计该字符串字符 B ('B'=42H) 的个数, 并将其存入外部 RAM 的 40H 单元中。
4. 有一变量存放在片内 RAM 的 20H 单元, 其取值范围为: 00H~05H, 要求编制一段程序, 根据变量值得到变量的平方值, 并将其存入片内 RAM 的 21H 单元。
5. 设 a 存放在 30H 单元中, b 存放在 31H 单元中, 要求按下式计算 Y 值并将结果 Y 存入 32H 单元中。

$$Y = \begin{cases} a-b & a \geq 0 \\ a+b & a \leq 0 \end{cases}$$

6. 用定时器 T1 产生一个 1000Hz 的方波, 由 P1.1 引脚输出, $f_{osc}=6\text{MHz}$ 。
7. 设时钟频率为 6MHz, 试编写利用 T0 产生 500 μs 定时的程序。
8. 用定时器 T1 采用工作方式 2, 由 P1.1 输出 1ms 的方波, $f_{osc}=6\text{MHz}$ 。
9. 数据块传送: 试编程将片内 40H~60H 单元中的内容传送到以 2100H 为起始地址的存储区。
10. 根据下图的电路, 把 8155 的 PB 口设置成输入方式, PA 口设置成输出方式, 并把 PB 口输入的数据与 8031 P1 口输入的数据相“异或”, 结果从 PA 口输出。试写出满足此要求的程序。

(命令字格式: TM2 TM1 IEB IEA PC2 PC1 PB PA)



解: 根据题意要求, 可得 8155 的命令字为: 01H; 根据硬件电路 8155 的 I/O 端口地址可选为: 7F00H~7F05H。

程序如下:

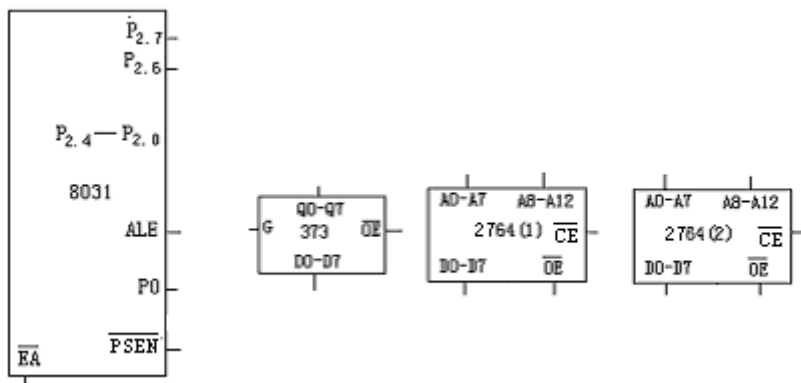
```

ORG 2000H
MOV DPTR, #7F00H
MOV A,#01H
MOVX @DPTR,A
MOV DPTR, #7F02H
MOVX A,@ DPTR
XRL A,P1
MOV DPTR, #7F01H
MOVX @DPTR,A
SJMP $
END

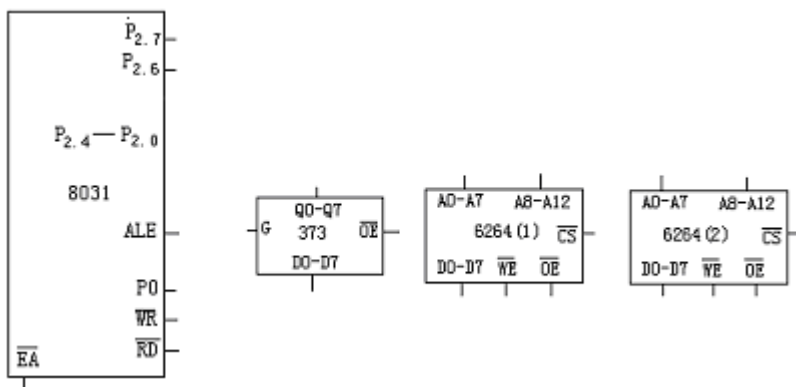
```

七、综合题

1. 采用线选法在 8031 单片机上扩展 2 片 2764EPROM 芯片, 试连接三总线及根据连线确定两芯片的地址空间。



2. 采用线选法在 8031 单片机上扩展 2 片 6264RAM 芯片, 试连接三总线及根据连线确定两芯片的地址空间。



3. 设无关地址线全部取为“1”, 请问下图所示电路中, 8155A 的命令口、PA 口、PB 口、PC 口和片内 RAM 首、末字节地址各为多少? (分析结果用 16 进制数表示)

解:

按题意, 8155A 的命令口地址应当是

$$0111, 1111, 1111, 1000B=7FF8H$$

PA 口地址应当是

$$0111, 1111, 1111, 1001B=7FF9H$$

PB 口地址应当是

$$0111, 1111, 1111, 1010B=7FFAH$$

PC 口地址应当是

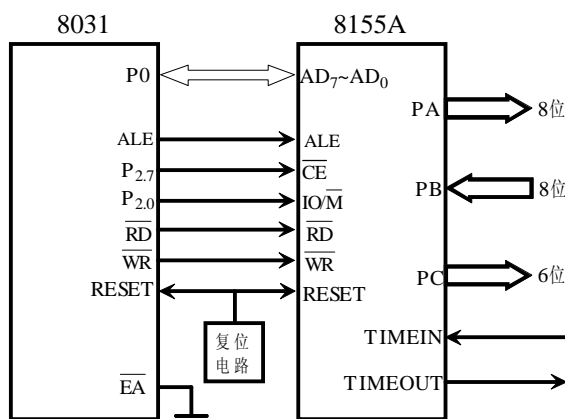
$$0111, 1111, 1111, 1011B=7FFBH$$

片内 RAM 首字节地址应当是

$$0111, 1110, 0000, 0000B=7E00H$$

片内 RAM 末字节地址应当是

$$0111, 1110, 1111, 1111B=7EFFH$$



8031与 8155的 硬件接口电路